



(12)

Patentschrift

(21) Aktenzeichen: 102 14 701.9
(22) Anmeldetag: 03.04.2002
(43) Offenlegungstag: 23.10.2003
(45) Veröffentlichungstag
der Patenteilteilung: 05.08.2004

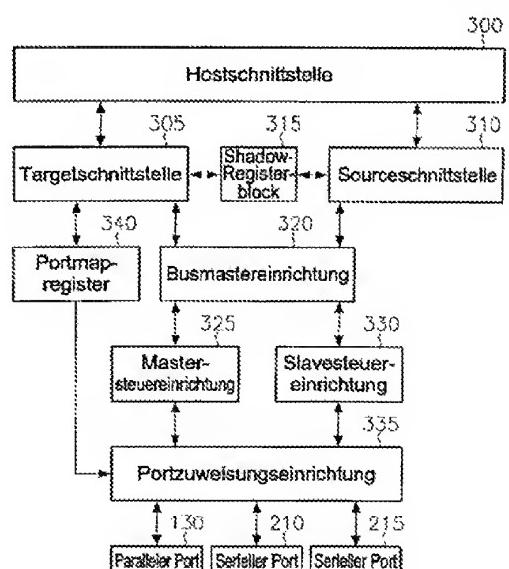
(51) Int Cl.: G06F 13/12

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(71) Patentinhaber: Advanced Micro Devices, Inc., Sunnyvale, Calif., US	(58) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften: US 59 49 979 A "Silicon Image debuts SATALink TM family of end-to-end Serial ATA solutions", Intel Developer Forum, San Francisco/Calif., 25.02.2002, http://www.serialata.org/news/pdf/SiliconImageFinaISataLinkLaunchPressRelease.pdf ; "Adaptec announces serial ATA controller for next-generation storage applications", Adaptec Inc., Milpitas/Calif., 22.02.2002, http://www.serialata.org/news/pdf/AdaptecSTINGERRELEASEFINALINTEL.pdf ; "Intel 82801 BA I/O Controller Hub 2 (ICH2) Data-sheet and Intel B2801 BAM I/O Controller Hub 2 Mobile (ICH2-M)", Intel, Oktober 2000, S. iii und V, Kap. 1.2 Overview, S. 1-3 bis 1-8;
(74) Vertreter: Grünecker, Kinkeldey, Stockmair & Schwanhäußer, 80538 München	
(72) Erfinder: Barth, Frank, 01445 Radebeul, DE; Drescher, Henry, 01127 Dresden, DE; Krebs, Alexander, 01099 Dresden, DE	

(54) Bezeichnung: ATA- und SATA-Gemässes Controllerbauelement, Verfahren zum Betreiben und integrierter Schaltkreischip

(57) Hauptanspruch: ATA-Controllerbauelement (ATA: Advanced Technology Attachment), umfassend:
wenigstens einen parallelen Port (130) zum Verbinden wenigstens eines ATA-gemäßen Speichergeräts;
wenigstens einen seriellen Port (210, 215) zum Verbinden wenigstens eines SATA-gemäßen (SATA: Serial ATA) Speichergeräts;
eine Portumschalteinrichtung (335) zum Umschalten auf wenigstens einen der parallelen und seriellen Ports, um einen Datentransfer zu und/oder von einem Speichergerät zu ermöglichen, das an dem Port verbunden ist; und
wenigstens ein Portmapregister (340), das Portidentifikations- und/oder -konfigurationsdaten speichert, die wenigstens einen der parallelen und seriellen Ports identifizieren, der verwendet werden soll, um einen Datentransfer zu und/oder von einem an diesem Port verbundenen Speichergerät durchzuführen;
wobei die Portumschalteinrichtung eingerichtet ist zum Umschalten auf den Port, der durch die in dem wenigstens einen Portmapregister gespeicherten Daten angegeben ist, und
wobei das wenigstens eine Portmapregister verbunden ist, um die Portidentifikations- und/oder -konfigurationsdaten in Erweiterung auf Softwareanforderungen zur softwarekonfigurierbaren Portzuweisung zu speichern.



Beschreibung**HINTERGRUND DER ERFINDUNG****1. Gebiet der Erfindung**

[0001] Die Erfindung betrifft allgemein das Steuern eines Datentransfers zu und/oder von Speichergeräten und insbesondere ATA-Controllerbauelementen (ATA: Advanced Technology Attachment), ein Verfahren zum Betreiben und einen integrierten Schaltkreischip.

2. Beschreibung des Standes der Technik

[0002] In Computersystemen sind Festplatten und andere Laufwerke wie etwa CD- oder DVD-Laufwerke, Bandgeräte, entnehmbare Geräte mit hoher Kapazität, Zip-Laufwerke und CDRW-Laufwerke Speichergeräte, die mit dem Computer über eine Schnittstelle zur Definition der physikalischen und logischen Anforderungen verbunden sein können, um den Datentransfer zu und von den Geräten durchzuführen. Eine der gängigsten, in modernen Computersystemen verwendeten Schnittstellen ist diejenige, die gewöhnlich als IDE (Integrated Drive Electronics) bekannt ist. Die IDE-Laufwerksschnittstelle, die besser AT-Attachment-Schnittstelle (AT: Advanced Technology) oder ATA-Schnittstelle genannt wird, wurde ab 1986 entwickelt und um 1988 standardisiert. Die Spezifikation, die einen Weg bereitstellt, um Plattenlaufwerks-„Anschlüsse“ ("Attachments") an die PC-Architektur (PC: Personal Computer) herzustellen, wurde zu einer Vielzahl jüngerer Spezifikationen weiterentwickelt, wie etwa ATA/ATAPI, EIDE, ATA-2, Fast ATA, ATA-3, Ultra ATA, Ultra DMA, ATA-4 und noch vielen weiteren. Alle diese Spezifikationen definieren Speicherschnittstellen, um eine Verbindung zu parallelen Speichergeräten auszubilden, und werden nachfolgend als ATA-gemäß bezeichnet.

[0003] Während die parallele ATA-Zwischenverbindung aufgrund ihrer relativen Einfachheit, hohen Performance und niedrigen Kosten die dominante interne Speicherzwischenverbindung für Desktop- und mobile Computer geworden ist, weisen ATA-gemäß Schnittstellen eine Anzahl von Einschränkungen auf, die dafür sorgen, dass sich ihre Leistungseigenschaften nicht weiter steigern lassen. Einige dieser Einschränkungen sind das 5-Volt-Signalerfordernis und die hohe Pinzahl. Diese und andere Charakteristiken paralleler ATA-Schnittstellen stellen die Gründe dar, warum solche Schnittstellen nicht skalieren können, um mehrere weitere Geschwindigkeitsverdopplungen zu ermöglichen, wie dies in der Vergangenheit geschehen ist, so dass sich diese Schnittstellen ihrer Performancekapazität nähert.

[0004] Aus diesem Grund, und um skalierbare Leistungseigenschaften für die nächste Dekade bereitzustellen, wurde das serielle ATA (SATA) als die ATA-Spezifikation der nächsten Generation entwi-

ckelt. SATA ist eine evolutionäre Ersetzung der parallelen ATA-Schnittstelle für physikalische Speicher und wurde entworfen, um 100 % softwarekompatibel zu heutigem ATA zu sein, jedoch eine sehr viel niedrigere Pinzahl aufzuweisen, was dünneres und flexiblere Kabel ermöglicht. Aufgrund der beibehaltenen Softwarekompatibilität sind keine Änderungen an heutigen Treibern und Betriebssystemen erforderlich. Darüber hinaus bietet die geringere Pinzahl auch Vorteile für das Systemdesign von Motherboards und deren Chipsets und anderen integrierten Siliziumkomponenten.

[0005] Wie oben erwähnt wurde, ist eines der Schlüsselmerkmale der SATA-Schnittstelle die Softwarekompatibilität zu parallelen ATA-Controllern. Dies kann aus einem Vergleich der Fig. 1 und 2 besser verstanden werden, die eine Standard-ATA- bzw. die serielle ATA-Konnektivität (SATA-Konnektivität) verdeutlichen.

[0006] Wird zunächst zu Fig. 1 übergegangen, die zeigt, wie ATA-gemäß parallele Speichergeräte mit einem Computersystem verbunden sind, um einen Datentransfer zu und von den Geräten zu ermöglichen, so enthält das Computersystem ein Betriebssystem 115, das die Hauptsoftware darstellt, die auf dem Computer läuft. Es kann weiterhin mehrere Anwendungsprogramme 100, 105, 110 geben, die gewöhnlich eine Benutzerschnittstelle aufweisen, um Informationen an den Benutzer zu liefern und eine Eingabe zu empfangen. Natürlich existieren auch Anwendungsprogramme ohne Benutzerschnittstelle. Weiterhin ist gewöhnlich eine Treibersoftware 120 vorhanden, die eine Extrasoftwarekomponente oder ein Teil des Betriebssystems 115 sein kann und speziell abläuft, um mit ATA-gemäßer Hardware zu interagieren.

[0007] Diese Hardware enthält den ATA-Adapter 125, der Datensignale mit Geräten 135, 140 über einen Parallelport 130 austauscht. Der ATA-Adapter 125 wird auch ATA-Controller genannt, oft zusammen mit dem Parallelport 130.

[0008] Wird nun auf Fig. 2 Bezug genommen, die die entsprechenden Teile eines Computersystems mit einer SATA-Schnittstelle verdeutlicht, so sind wieder in den Anwendungsprogrammen 100, 105, 110, noch in dem Betriebssystem 115, noch in dem Treiber 120 Änderungen erforderlich. Auf der Hardwareseite wird ein SATA-Adapter 200 bereitgestellt, der mit einem oder mehreren seriellen Ports 210, 215 verbunden ist, um Signale mit seriellen Geräten 220, 225 auszutauschen. Das bedeutet, dass sich das SATA-fähige Computersystem von dem System von Fig. 1 darin unterscheidet, dass die Geräte und Ports seriell sind und ein geeigneter SATA-gemäßer Adapter 200 bereitgestellt wird. Befasst man sich in näheren Einzelheiten mit diesem Adapter, so kann man sehen, dass der SATA-Adapter 200 so verstanden werden kann, dass er einen ATA-Adapter 125 umfasst, der von einem Parallel-Seriell-Wandler 205 begleitet ist, um eine Parallel-zu-seriell- und Seri-

ell-zu-parallel-Wandlung von Datensignalen durchzuführen.

[0009] Da weder in dem Betriebssystem 115 noch in der Treibersoftware 120 spezifische Anpassungen an die SATA-Spezifikation erforderlich sind, ist die Schnittstelle von **Fig. 2** softwarekompatibel zu der Technik von **Fig. 1**. Somit stellt SATA eine Einbaulösung ("drop-in") dar und die heutige Software wird auf der neuen Architektur ohne eine Modifikation laufen. Ausgehend von diesem Feature und den oben beschriebenen anderen Vorteilen und weiter berücksichtigend, dass SATA-gemäß Controller und Geräte von etwa denselben Kosten wie herkömmliche Geräte sein werden, wird von SATA erwartet, dass es parallele ATA-Schnittstellen eventuell vollständig ersetzt. Die Einführung von SATA durch die Industrie wird einem Übergangspfad mit Phasen folgen und es wird einen Punkt geben, zu dem sowohl parallele als auch serielle ATA-Fähigkeiten verfügbar sind.

[0010] Obwohl die Technologie softwarekompatibel und betriebssystemtransparent ist, werden die SATA-Elektronik und die SATA-Verbinder von solchen der herkömmlichen ATA-Schnittstelle verschieden sein. Aus diesem Grunde können Adapter bereitgestellt werden, die die Vorwärts- und Rückwärtskompatibilität von Festplatten und anderen Speichergeräten auf Computersystemen erleichtern. Beispielsweise können SATA-zu-ATA-Bridges (Brücken) in Festplattenlaufwerken und Speichersystemen und ATA-zu-SATA-Bridges in Motherboards, Einsetzkarten und Laufwerkstequipment verwendet werden. Jedoch erfordern solche herkömmliche Lösungen zusätzliche Hardwarekomponenten in signifikantem Umfang und führen somit zu erhöhten Herstellungs-kosten.

Stand der Technik

[0011] Beispiele der oben erwähnten SATA-Controller und Bridges sind die Bauelemente SiL 3112, SiL 3611 und SiL 3610. Ein SATA-Controller, der über ein SCSI-Treibermodell verfügt und hot-plug und hot-swap unterstützt, wurde von der Firma Adaptec angekündigt. Eine Technik zur dynamischen Hinzufügung von Bussen zu einem Computersystem ist in der US 5,949,979 beschrieben. Die Bauelemente Intel® 82801 BA/M ICH2/ICH2-M sind I/O-Controller-hubs, die einen integrierten IDE-Controller und eine USB-Host-Schnittstelle enthalten.

Aufgabenstellung

[0012] Der Erfindung liegt die Aufgabe zugrunde, ein verbessertes ATA-Controllerbauelement und ein Steuerverfahren, sowie einen integrierten Schaltkreischip bereitzustellen, die die Wiederverwendung der meisten Hardware eines konventionellen ATA-gemäß Controllers für die Implementierung von SA-

TA-Fähigkeiten in kosteneffizienter Weise gestatten können.

[0013] Diese Aufgabe wird durch die Gegenstände der unabhängigen Patentansprüche gelöst.

[0014] Bevorzugte Ausgestaltungen sind in den Unteransprüchen angegeben.

[0015] In einer Ausgestaltung wird ein ATA-Controllerbauelement bereitgestellt, der wenigstens einen parallelen Port zum Anverbinden wenigstens eines ATA-gemäßigen Speichergeräts und wenigstens einen seriellen Port zum Verbinden wenigstens eines SATA-gemäßigen Speichergeräts umfasst. Das ATA-Controllerbauelement umfasst weiterhin eine Umschalteinrichtung zum Umschalten auf wenigstens einen der parallelen und seriellen Ports, um einen Datentransfer zu und/oder von einem Speichergerät zu ermöglichen, das an diesem Port verbunden ist.

[0016] In einer anderen Ausgestaltung wird ein integrierter Schaltkreischip bereitgestellt, der eine Schaltung umfasst zum Durchführen eines Datentransfers zu und/oder von ATA- und SATA-gemäßigen Geräten. Der integrierte Schaltkreischip umfasst ein Register, das Identifikationsdaten speichert, die wenigstens ein ATA- oder SATA-gemäßes Gerät angeben, das an einem parallelen bzw. seriellen Port verbunden ist. Der integrierte Schaltkreischip umfasst ferner eine Umschaltung zum Umschalten auf wenigstens ein ATA- oder SATA-gemäßes Gerät, das durch die gespeicherten Identifikationsdaten angegeben ist.

[0017] In einer weiteren Ausgestaltung kann ein Verfahren bereitgestellt werden zum Betreiben eines ATA-Controllerbauelements. Das Verfahren umfasst das Speichern von Identifikationsdaten in einem Portmapregister des ATA-Controllers, wobei die Identifikationsdaten wenigstens ein ATA- oder SATA-gemäßes Speichergerät angeben, das an einem parallelen Port bzw. einem seriellen Port verbunden ist. Das Verfahren umfasst weiterhin das Auslesen der gespeicherten Identifikationsdaten, das Umschalten auf den Port, der mit dem Speichergerät verbunden ist, das durch die ausgelesenen Identifikationsdaten angegeben wird, und das Durchführen eines Datentransfers zu und/oder von dem Speichergerät, das durch die ausgelesenen Identifikationsdaten angegeben wird.

Ausführungsbeispiel

[0018] Die beigefügten Zeichnungen sind in die Beschreibung eingefügt und bilden einen Teil derselben zum Zwecke der Erläuterung der Prinzipien der Erfindung. Die Zeichnungen sind nicht als die Erfindung nur auf die verdeutlichten und beschriebenen Beispiele beschränkend zu verstehen, wie die Erfindung gemacht und verwendet werden kann. Weitere Merkmale und Vorteile werden aus der folgenden und genaueren Beschreibung der Erfindung ersichtlich werden, wie in den beigefügten Zeichnungen ver-deutlicht, in denen:

[0019] **Fig. 1** ein konventionelles Computersystem

verdeutlicht, das mit ATA-gemäßen Speichergeräten verbunden ist;

[0020] **Fig. 2** ein konventionelles Computersystem verdeutlicht, das mit SATA-gemäßen Speichergeräten verbunden ist;

[0021] **Fig. 3** die Komponenten eines ATA-Controllers gemäß einer Ausgestaltung verdeutlicht; und

[0022] **Fig. 4** ein Flussdiagramm ist, das den Prozess des Betriebs des ATA-Controllers von **Fig. 3** verdeutlicht.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0023] Die verdeutlichenden Ausgestaltungen der vorliegenden Erfindung werden unter Bezug auf die Zeichnungen beschrieben werden, in denen ähnliche Elemente und Strukturen durch gleiche Bezugszeichen angegeben sind.

[0024] Wird nun auf die Zeichnungen und insbesondere auf **Fig. 3** Bezug genommen, die die Hardwarekomponenten eines ATA-Controllers gemäß einer Ausgestaltung verdeutlicht, so umfasst der Controller eine Targetschnittstelleneinrichtung **305** und eine Sourceschnittstelleneinrichtung **310**. Beide Schnittstellen sind mit der Hostschnittstelle **300** verbunden, um Anforderungen (Requests) und Daten mit dem Softwaretreiber **120** auszutauschen. Die Targetschnittstelle **305** kann von dem Treiber **120** verwendet werden, um auf den Controller zu Konfigurationszwecken zuzugreifen. Auf der anderen Seite kann die Sourceschnittstelle **310** verwendet werden, um einen Datenzugriff zum Lesen oder Schreiben von Daten auf/von Speichergeräten durchzuführen.

[0025] Es wird weiterhin eine Busmasterereinrichtung ("bus master engine") **320** bereitgestellt, um zu steuern, welcher der Master- und Slavesteuereinrichtungen **325**, **330** Zugriff auf welche der Target- und Sourceschnittstellen **305**, **310** gewährt wird, und umgekehrt. Die Mastersteuereinrichtung **325** und die Slavesteuereinrichtung **330** können wie in konventionellen ATA-Controllern **125** aufgebaut sein, die einen parallelen Port steuern, mit dem zwei parallele Geräte verbunden werden können, wobei einer der Master und der andere der Slave ist.

[0026] Weiterhin gibt es einen Shadow-Registerblock (Schattenregisterblock) **315**, der Schnittstellenregister enthält, die verwendet werden, um Befehle zu den Geräten zu liefern oder einen Status von den Geräten bekannt zu geben. Der Schattenregisterblock **315** wird so genannt, da er einen Satz von Registern enthält, die den Inhalt der traditionellen Geräteregister abschatten, um eine Standard-ATA-Emulation durchzuführen. In der vorliegenden Ausgestaltung arbeitet der Controller in dem Master/Slave-Emulationsmodus, der in der SATA-Spezifikation angegeben wird; das bedeutet, dass zwei serielle Geräte an zwei separaten seriellen Ports **210**, **215** der Hostsoftware gegenüber als ein Master und ein Slave dargestellt werden, auf die an demselben Satz

von Hostbusadressen zugegriffen wird.

[0027] Um diese Funktionalität zu realisieren, kann eine Portzuweisungseinrichtung **335** bereitgestellt werden, die verwendet werden kann, um zwischen den parallelen und seriellen Ports **130**, **210**, **215** umzuschalten. Die Portzuweisungseinrichtung **335** verbindet ferner die Master- und Slavegeräte, die mit dem parallelen Port **130** verbunden sind, mit der richtigen Steuereinrichtung **325**, **330**. Auch werden die seriellen Geräte, die mit den seriellen Ports **210**, **215** verbunden sind, mit entweder der Mastersteuereinrichtung **325** oder der Slavesteuereinrichtung **330** verbunden, da der Controller der vorliegenden Ausgestaltung wie oben beschrieben in dem Master/Slave-Emulationsmodus arbeitet. Eine andere Funktion, die von der Portzuweisungseinrichtung **335** durchgeführt wird, ist die des Parallel-Seriell-Wandlers **205**, d.h. sie führt eine Wandlung von parallelen in serielle Datensignale und umgekehrt durch.

[0028] Wie aus **Fig. 3** ersehen werden kann, empfängt die Portzuweisungseinrichtung **335** ferner eine Eingabe vom Portmapregister **340**. Das Portmapregister **340**, das eigentlich ein Satz von Registern sein kann, speichert Portidentifikationsdaten, die angeben, welcher der parallelen und seriellen Ports **130**, **210**, **215** aktiviert ist. Es ist anzumerken, dass allgemein jede Anzahl von Ports aktiviert sein kann, was den Fall einschließt, in dem kein Port aktiv ist oder alle parallelen und seriellen Ports aktiviert sind.

[0029] In einer anderen Ausgestaltung können das Portmapregister **340** und die Portzuweisungseinrichtung **335** von solcher Art sein, dass der ATA-Controller von **Fig. 3** in einer der folgenden Konfigurationen arbeiten kann. In der ersten Konfiguration können null, ein oder zwei parallele ATA-Geräte betrieben werden. In einer anderen Konfiguration können null, ein oder zwei serielle ATA-Geräte betrieben werden. Schließlich können in einer dritten Konfiguration ein paralleler und ein serieller Gerät betrieben werden.

[0030] Es ist anzumerken, dass das Portmapregister **340**, das Portidentifikationsdaten, die die zu verwendenden Ports definieren, oder die Konfiguration speichert, mit der Targetschnittstelle **305** verbunden ist, so dass der Treiber **120** Zugriff auf das Register bzw. die Register erhält, um eine Rekonfiguration durchzuführen. Das bedeutet, dass die Ausgestaltung einen existierenden parallelen ATA-Controller um einen seriellen Teil erweitert und es so gestaltet, die Hardware des parallelen ATA-Controllers in signifikantem Umfang wiederzuverwenden, um einen kosteneffizienten softwarekonfigurierbaren kombinierten Seriell/Parallel-ATA-Controller zu implementieren.

[0031] Der gesamte Controller kann rekonfiguriert werden, um als konventioneller ATA-Controller oder als konventioneller SATA-Controller zu arbeiten. Das bedeutet, dass eine softwaregetriebene Rekonfiguration bereitgestellt wird, die es ermöglicht, zwischen einem Modus, in dem sich der Controller wie ein konventioneller ATA-Controller verhält, und einem Modus, in dem sich der Controller wie ein konventionel-

ler SATA-Controller verhält, umzuschalten. Zusätzlich kann der Controller gemäß der Ausgestaltung konfiguriert werden, um gleichzeitig einen Datentransfer zu parallelen und seriellen Geräten durchzuführen. Das bedeutet, dass der Controller der Ausgestaltung ein chamäleonartiges Bauelement ist, das sich auf alle möglichen Konnektivitätsmoden einstellt, indem es einfach eine Software-Rekonfiguration durchführt.

[0032] Darüber hinaus können in einem der Moden parallele und serielle Geräte simultan betrieben werden. Es ist anzumerken, dass der gleichzeitige Datentransfer zu und von einem parallelen und seriellen Speichergerät bewerkstelligt werden kann durch Erweiterung der SATA-Transportschicht-Zustandsmaschine, um in der Lage zu sein, konventionelle ATA-Steuersignale, die von konventionellen ATA-Schnittstellensteuerschaltungen erzeugt werden, zu verwenden, und einen zusätzlichen Payloadpuffer hinzuzufügen.

[0033] Wie oben diskutiert, ermöglicht es das Portmapregister 340 der Software 100, 105, 110, 115, 120, die Anordnung zu konfigurieren und zu rekonfigurieren. Dies schließt die Konfiguration des Masters oder des Slaves oder beider Geräte auf entweder ein paralleles oder ein serielles Gerät ein. Weiterhin kann der Controller, wie in der SATA-Spezifikation definiert, die Register aufweisen, die erforderlich sind, um Lese/Schreibprozesse auf die SATA-Portstatus- und -fehlerregister zu ermöglichen.

[0034] Wird nun auf Fig. 4 übergegangen, so ist ein Flussdiagramm gezeigt, das den Prozess des Betriebs des ATA-Controllers gemäß der Ausgestaltung von Fig. 3 verdeutlicht. Im Schritt 400 überprüft die Software, ob serielle ATA-Laufwerke eingesteckt sind, z.B. indem sie das SATA-Portstatusregister liest. Die Software konfiguriert dann das Portmapregister 340 in Schritt 405. Es ist anzumerken, dass die Schritte 400 und 405 während der Initialisierung des Controllers durchgeführt werden können.

[0035] In Erwiderung auf eine Aktion vom Treiber 120 oder in Erwiderung auf eine Anforderung von einem der Speichergeräte kann die Portzuweisungseinrichtung 335 als Portumschalteinrichtung agieren, um in Schritt 410 auf die geeigneten Ports 130, 210, 215 umzuschalten. Wenn ein richtiger Port bereits aktiv ist, kann dieser Schritt übergangen werden. Ist der Zugriff auf das Speichergerät einmal ermöglicht, kann der Datentransfer in Schritt 415 durchgeführt werden.

[0036] Während die Erfindung in Bezug auf physikalische Ausgestaltungen, die in Übereinstimmung mit ihr konstruiert worden sind, beschrieben worden ist, wird Fachleuten ersichtlich sein, dass zahlreiche Modifikationen, Variationen und Verbesserungen der vorliegenden Erfindung im Lichte der obigen Lehren und innerhalb des Umfangs der beigefügten Ansprüche gemacht werden können, ohne von der Idee und dem beabsichtigten Umfang der Erfindung abzuweichen. Zusätzlich sind solche Bereiche, in denen da-

von ausgegangen wird, dass sich Fachleute auskennen, hier nicht beschrieben worden, um die hier beschriebene Erfindung nicht unnötig zu verschleiern. Es ist demgemäß zu verstehen, dass die Erfindung nicht durch die spezifisch verdeutlichten Ausgestaltungen eingeschränkt ist, sondern nur durch den Umfang der beigefügten Ansprüche.

Patentansprüche

1. ATA-Controllerbauelement (ATA: Advanced Technology Attachment), umfassend:
wenigstens einen parallelen Port (130) zum Verbinden wenigstens eines ATA-gemäßen Speichergeräts; wenigstens einen seriellen Port (210, 215) zum Verbinden wenigstens eines SATA-gemäßen (SATA: Serial ATA) Speichergeräts;
eine Portumschalteinrichtung (335) zum Umschalten auf wenigstens einen der parallelen und seriellen Ports, um einen Datentransfer zu und/oder von einem Speichergerät zu ermöglichen, das an dem Port verbunden ist; und
wenigstens ein Portmapregister (340), das Portidentifikations- und/oder -konfigurationsdaten speichert, die wenigstens einen der parallelen und seriellen Ports identifizieren, der verwendet werden soll, um einen Datentransfer zu und/oder von einem an diesem Port verbundenen Speichergerät durchzuführen;
wobei die Portumschalteinrichtung eingerichtet ist zum Umschalten auf den Port, der durch die in dem wenigstens einen Portmapregister gespeicherten Daten angegeben ist, und
wobei das wenigstens eine Portmapregister verbunden ist, um die Portidentifikations- und/oder -konfigurationsdaten in Erwiderung auf Softwareanforderungen zur softwarekonfigurierbaren Portzuweisung zu speichern.

2. ATA-Controllerbauelement nach Anspruch 1, wobei jeder der wenigstens einen parallelen Ports eingerichtet ist zum Verbinden zweier ATA-gemäßer Speichergeräte und das wenigstens eine Portmapregister weiterhin Master/Slave-Identifikations- und/oder -konfigurationsdaten speichert, die angeben, welches der zwei der ATA-gemäßen Speichergeräte, die mit einem parallelen Port verbunden sind, der durch die Portidentifikations- und/oder -konfigurationsdaten identifiziert ist, zum Datentransfer verwendet wird.

3. ATA-Controllerbauelement nach Anspruch 2, wobei das wenigstens eine Portmapregister verbunden ist, um die Portidentifikations- und/oder -konfigurationsdaten und die Master/Slave-Identifikations- und/oder -konfigurationsdaten in Erwiderung auf Softwareanforderungen zu speichern.

4. ATA-Controllerbauelement nach Anspruch 1, mit zwei seriellen Ports jeweils zur Verbindung eines

SATA-gemäßem Speichergeräts, weiterhin umfassend:

eine Steuereinrichtung (325, 330) zum Steuern eines Datentransfers zu und/oder von den SATA-gemäßem Speichergeräten in einem Master/Slave-Emulationsmodus, wobei eines der SATA-gemäßem Speichergeräte der Hostsoftware gegenüber als Master und das andere SATA-gemäßem Speichergerät als Slave dargestellt wird und auf beide an demselben Satz von Hostbusadressen zugegriffen werden kann.

5. ATA-Controllerbauelement nach Anspruch 1, mit einem parallelen Port zum Verbinden zweier ATA-gemäßem Speichergeräte und zwei seriellen Ports jeweils zum Verbinden eines SATA-gemäßem Speichergeräts.

6. ATA-Controllerbauelement nach Anspruch 5, wobei das Portmapregister eingerichtet ist, um Daten zu speichern, die angeben, dass nur ATA-gemäßem Speichergeräte, aber keine SATA-gemäßem Speichergeräte, zum Datentransfer verwendet werden.

7. ATA-Controllerbauelement nach Anspruch 5, wobei das Portmapregister eingerichtet ist, um Daten zu speichern, die angeben, dass nur SATA-gemäßem Speichergeräte, aber keine ATA-gemäßem Speichergeräte, zum Datentransfer verwendet werden.

8. ATA-Controllerbauelement nach Anspruch 5, wobei das Portmapregister eingerichtet ist, um Daten zu speichern, die angeben, dass sowohl ein ATA-gemäßem Speichergerät als auch ein SATA-gemäßem Speichergerät zum Datentransfer verwendet werden.

9. ATA-Controllerbauelement nach Anspruch 1, eingerichtet zum Bestimmen, ob ein SATA-gemäßem Speichergerät an wenigstens einem seriellen Port verbunden ist.

10. ATA-Controllerbauelement nach Anspruch 9, eingerichtet zum Bereitstellen einer Information über das bestimmte SATA-gemäßem Speichergerät an eine Hostsoftware.

11. ATA-Controllerbauelement nach Anspruch 9, wobei die Portumschalteinrichtung eingerichtet ist zum automatischen Umschalten in einem Initialisierungsmodus des ATA-Controllers auf das bestimmte SATA-gemäßem Speichergerät.

12. ATA-Controllerbauelement nach Anspruch 1, wobei die Portumschalteinrichtung eingerichtet ist zum Umwandeln paralleler Daten in serielle Daten und/oder serieller Daten in parallele Daten, um einen Datentransfer zu und/oder von SATA-gemäßem Speichergeräten zu ermöglichen.

13. Integrierter Schaltkreischip mit einer Schaltung zum Durchführen eines Datentransfers zu

und/oder von ATA-gemäßem (ATA: Advanced Technology Attachment) und SATA-gemäßem (SATA: Serial ATA) Geräten, umfassend:

ein Register (340), das Identifikations- und/oder Konfigurationsdaten speichert, die wenigstens ein ATA-gemäßem oder SATA-gemäßem Gerät angeben, das an einem parallelen bzw. seriellen Port verbunden ist; und

eine Umschaltschaltung (335) zum Umschalten auf das wenigstens eine ATA-gemäßem oder SATA-gemäßem Gerät, das von den gespeicherten Identifikations- und/oder Konfigurationsdaten angegeben wird,

wobei das Register verbunden ist, um die Identifikations- und/oder Konfigurationsdaten in Erwiderung auf Softwareanforderungen zur softwarekonfigurierbaren Portzuweisung zu speichern.

14. Integrierter Schaltkreischip nach Anspruch 13, zur Verwendung in einem ATA-Controllerbauelement nach einem der Ansprüche 1 bis 12.

15. Verfahren zum Betreiben eines ATA-Controllerbauelements (ATA: Advanced Technology Attachment), wobei das Verfahren umfasst:

Speichern (405) von Identifikations- und/oder Konfigurationsdaten in einem Portmapregister (340) des ATA-Controllerbauelements, wobei die Identifikations- und/oder Konfigurationsdaten wenigstens ein ATA-gemäßem oder SATA-gemäßem (SATA: Serial ATA) Speichergerät angeben, das an einem parallelen Port (130) bzw. einem seriellen Port (210, 215) verbunden ist;

Auslesen (410) der gespeicherten Identifikations- und/oder Konfigurationsdaten;

Umschalten (410) auf den Port, der mit dem Speichergerät verbunden ist, das durch die ausgelesenen Identifikations- und/oder Konfigurationsdaten angegeben wird, und

Durchführen (415) eines Datentransfers zu und/oder von dem Speichergerät, das von den ausgelesenen Identifikations- und/oder Konfigurationsdaten angegeben wird,

wobei das Verfahren weiterhin umfasst:
Empfangen einer Softwareanforderung, um die Identifikations- und/oder Konfigurationsdaten in dem Portmapregister zur softwarekonfigurierbaren Portzuweisung zu speichern,

16. Verfahren nach Anspruch 15, wobei der parallele Port eingerichtet ist zum Verbinden zweier ATA-gemäßem Speichergeräte und die Identifikations- und/oder Konfigurationsdaten Master/Slave-Identifikations- und/oder -Konfigurationsdaten enthalten, die angeben, welches der zwei ATA-gemäßem Speichergeräte, die an dem parallelen Port verbunden sind, zum Datentransfer verwendet wird.

17. Verfahren nach Anspruch 16, weiterhin umfassend:
Empfangen einer Softwareanforderung, um die Mas-

ter/Slave-Identifikations- und/oder -Konfigurationsdaten in dem Portmapregister zu speichern.

18. Verfahren nach Anspruch 15, wobei der ATA-Controllerbauelement zwei serielle Ports jeweils zum Verbinden eines SATA-gemäßigen Speichergeräts umfasst und der Schritt des Durchführens eines Datentransfers weiterhin umfasst:

Betreiben des ATA-Controllerbauelements in einem Master/Slave-Emulationsmodus, wobei eines der SATA-gemäßigen Speichergeräte der Hostsoftware gegenüber als Master und das andere SATA-gemäßige Speichergerät als Slave dargestellt werden und auf beide an demselben Satz von Hostbusadressen zugegriffen werden kann.

19. Verfahren nach Anspruch 15, eingerichtet zum Betreiben eines ATA-Controllerbauelements, der einen parallelen Port zum Verbinden zweier ATA-gemäßiger Speichergeräte und zwei serielle Ports jeweils zum Verbinden eines SATA-gemäßigen Speichergeräts umfasst.

20. Verfahren nach Anspruch 19, wobei der Specherschritt eingerichtet ist zum Speichern von Identifikations- und/oder Konfigurationsdaten, die angeben, dass nur ATA-gemäßige Speichergeräte, aber keine SATA-gemäßigen Speichergeräte, zum Datentransfer verwendet werden.

21. Verfahren nach Anspruch 19, wobei der Specherschritt eingerichtet ist zum Speichern von Identifikations- und/oder Konfigurationsdaten, die angeben, dass nur SATA-gemäßige Speichergeräte, aber keine ATA-gemäßigen Speichergeräte, zum Datentransfer verwendet werden.

22. Verfahren nach Anspruch 19, wobei der Specherschritt eingerichtet ist zum Speichern von Identifikations- und/oder Konfigurationsdaten, die angeben, dass sowohl ein ATA-gemäßiges Speichergerät als auch ein SATA-gemäßiges Speichergerät zum Datentransfer verwendet werden.

23. Verfahren nach Anspruch 15, weiterhin umfassend:
Bestimmen (400), ob ein SATA-gemäßiges Speichergerät mit einem seriellen Port verbunden ist.

24. Verfahren nach Anspruch 23, weiterhin umfassend:
Bereitstellen einer Information über das bestimmte SATA-gemäßige Speichergerät an eine Hostsoftware.

25. Verfahren nach Anspruch 23, wobei der Specherschritt eingerichtet ist zum Speichern von Identifikations- und/oder Konfigurationsdaten, die das bestimmte SATA-gemäßige Speichergerät identifizieren.

26. Verfahren nach Anspruch 15, wobei der

Schritt des Durchführens eines Datentransfers umfasst:

Umwandeln paralleler Daten in serielle Daten und/oder serieller Daten in parallele Daten, um einen Datentransfer zu und/oder von SATA-gemäßigen Speichergeräten zu ermöglichen.

27. ATA-Controllerbauelement (ATA: Advanced Technology Attachment), umfassend:
wenigstens einen parallelen Port (130) zum Verbinden wenigstens eines Parallelportgeräts;
wenigstens einen seriellen Port (210, 215) zum Verbinden wenigstens eines Seriellportgeräts;
eine Portumschalteinrichtung (335) zum Umschalten auf wenigstens einen der parallelen und seriellen Ports, um einen Datentransfer zu und/oder von einem mit dem Port verbundenen Gerät zu ermöglichen; und
wenigstens ein Portmapregister (340), das Portidentifikations- und/oder -konfigurationsdaten speichert, die wenigstens einen der parallelen und seriellen Ports identifizieren, der verwendet werden soll, um einen Datentransfer zu und/oder von einem an diesem Port verbundenen Speichergerät durchzuführen;

wobei die Portumschalteinrichtung eingerichtet ist zum Umschalten auf den Port, der durch die in dem wenigstens einen Portmapregister gespeicherten Daten angegeben ist; und
wobei das wenigstens eine Portmapregister verbunden ist, um die Portidentifikations- und/oder -konfigurationsdaten in Erwiderung auf Softwareanforderungen zur softwarekonfigurierbaren Portzuweisung zu speichern.

28. Verfahren zum Betreiben eines ATA-Controllerbauelements (ATA: Advanced Technology Attachment), wobei das Verfahren umfasst:
Speichern (405) von Identifikations- und/oder Konfigurationsdaten in einem Portmapregister (340) des ATA-Controllerbauelements, wobei die Identifikations- und/oder Konfigurationsdaten wenigstens ein Parallelportgerät oder Seriellportgerät angeben, das mit einem parallelen Port (130) bzw. einem seriellen Port (210, 215) verbunden ist;
Auslesen (410) der gespeicherten Identifikations- und/oder Konfigurationsdaten;
Umschalten (410) auf den Port, der mit dem Gerät verbunden ist, das von den ausgelesenen Identifikations- und/oder Konfigurationsdaten angegeben wird; und
Durchführen (415) eines Datentransfers zu und/oder von dem Gerät, das von den ausgelesenen Identifikations- und/oder Konfigurationsdaten angegeben wird, wobei das Verfahren weiterhin umfasst:
Empfangen einer Softwareanforderung, um die Identifikations- und/oder Konfigurationsdaten in dem Portmapregister zur softwarekonfigurierbaren Portzuweisung zu speichern.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

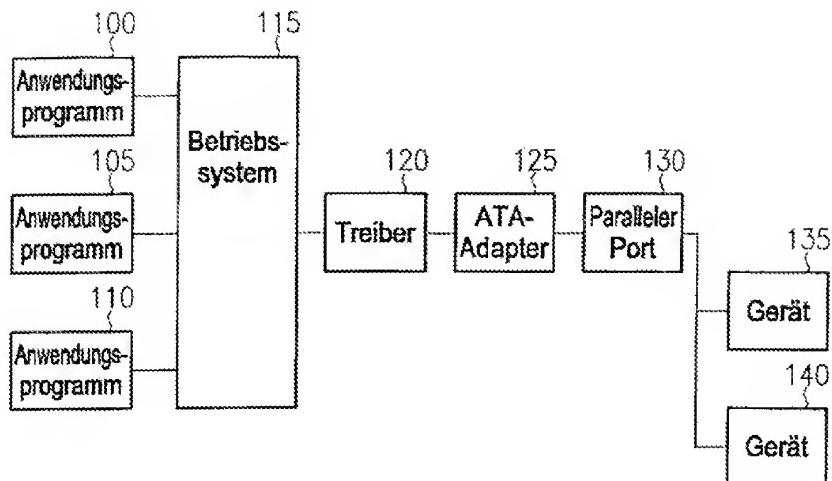


Fig. 1
(Stand der Technik)

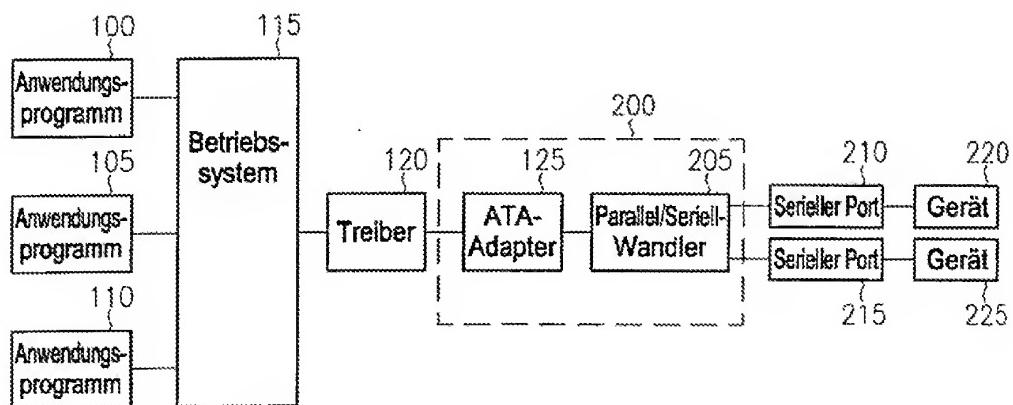


Fig. 2
(Stand der Technik)

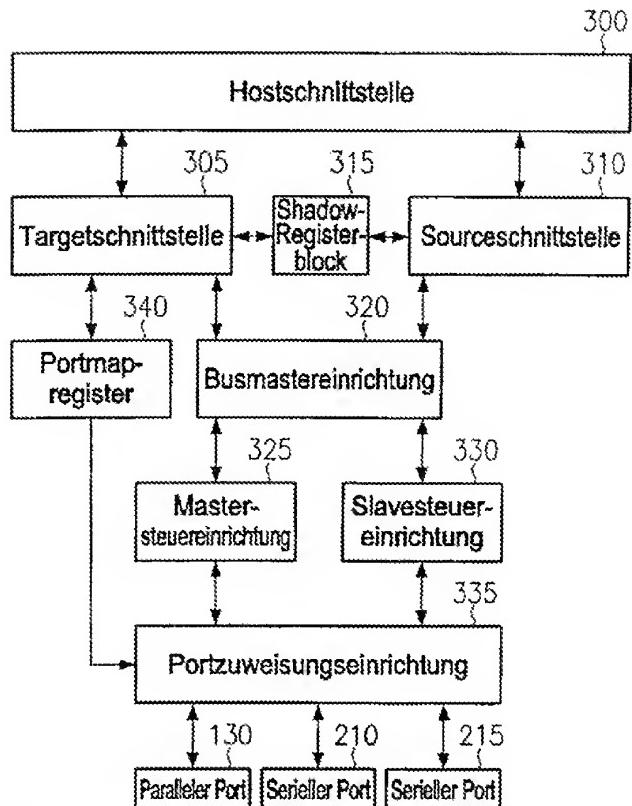


Fig. 3

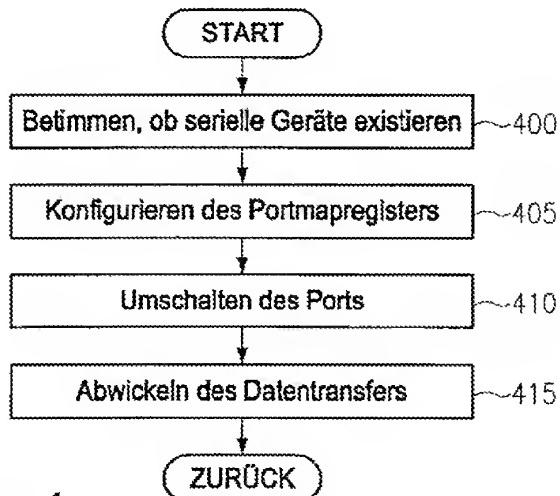


Fig. 4